

Grupa A

1. Wyjście trójstanowe (pin trójstanowy)

Wyjście trójstanowe (ang. *three state output* lub TRI-STATE logic - nazwa zastrzeżona przez National Semiconductor Corporation, która wynalazła układ) jest to wyjście które oprócz dwóch stanów (logicznej "1" i "0") może przyjmować tzw. stan wysokiej impedancji, który oznaczany jest literą "Z". Układy trójstanowe, oprócz swoich podstawowych wejść, posiadają również dodatkowe wejście "OE" (output enable). Stan tego wejścia określa, czy wyjście układu zachowuje się jak wyjście zwyczajnego układu z aktywnym obciążeniem, czy zostaje wprowadzone w trzeci stan (rozwarcia), niezależnie od stanu sygnałów na innych wejściach układu.

W wyjścia trójstanowe wyposażone są zarówno bramki i inwertery jak i liczniki, przerzutniki, rejestry itp. Gdy układ trójstanowy jest nieaktywny, jego wyjście jest odłączone od obwodu obciążającego i wtedy inny układ może przejąć sterowanie tym obwodem. Układy trójstanowe są szeroko stosowane do sterowania szynami danych. Szynę nie można sterować sygnałami wyjściowymi bramek (lub innych urządzeń) o wyjściach dwustanowych typu przeciwsobnego (push-pull), ponieważ w żaden sposób nie można odłączyć tych wyjść od wspólnych linii danych (zawsze zachodzi wymuszenie jakiegoś stanu: niskiego lub wysokiego każdej linii). Uniemożliwiałoby to np. komunikację I²C

2. Liczenie I3Q4

3. Liczenie I1Q15

4. Flaga a Maska

Maska jest bitem blokującym lub dopuszczającym obsługę przerwania a flaga jest bitem zgłoszenia rządania obsługi przerwania. Flaga jest ustawiana sprzętowo za sprawą wystąpienia zewnętrznego sygnału, choć może być również ustawiona programowo. Jednak kasowana jest WYŁĄCZNIE sprzętowo na początku obsługi przerwania i po RESET. Zaś maska może być ustawiana i kasowana programowo a dodatkowo ustawiana jest sprzętowo przy rozpoczynaniu obsługi przerwania i po RESET.

5. Procedura przerwania a inne procedury.

Koniecznością zachowania na początku procedury stanu rejestrów procesora używanych w trakcie jej działania i odtworzenie ich zawartości na końcu procedury. Kończeniem procedury rozkazem RET[D] lub RETE[D] by odblokować system przerwania.

6. Mnemonik

ADD A, #A3 ;mnemonik, dodanie wartości A3 do akumulatora.

Mnemonik (skrót mnemoniczny) - symbol (słowo) utworzony zgodnie z zasadami mnemotechniki, tzn. w taki sposób aby forma zapisu była pomocna w zapamiętaniu do jakiej operacji przypisane jest dane kod-słowo. Mnemonik składa się z kilku liter będących skrótem słów z języka angielskiego oznaczających daną czynność procesora. Listy rozkazów procesorów w których skład wchodzi mnemoniki różnią się w zależności o typu procesora. Niektóre z mnemoników oznaczające takie operacje jak dodawanie, odejmowanie, mnożenie czy dzielenie są jednakowe dla wszystkich procesorów. Za zamianę mnemoników na język wewnętrzny (kod maszynowy) "zrozumiały" dla procesorów odpowiedzialne są specjalnie przeznaczone do tego programy zwane Asemblerami.

7. Adresacja pośrednia

Adresacja pośrednia, zwana adresacją rejestrową, tryb adresacji prostej (jednoskładnikowej), gdzie pojedyncze słowo binarne wskazuje lokalizację operandu.

Adresowanie pośrednie polega na zapisaniu w kodzie rozkazu adresu komórki pamięci, w którym znajduje się już właściwy adres, czyli zawieramy w kodzie rozkazu umowny adres lub nazwę rejestru.

Przykład: MVPD 0x1000,*AR5- ; Operand *AR5- jest właśnie przykładem adresacji pośredniej.

8. Adresacja z przesunięciem bitowym

9. Pętla a pętla z trybem repetycji

Tryb repetycji polega na powtarzaniu rozkazu lub bloku rozkazów. W trybie tym dzięki sprzętowej obsłudze licznika pętli nie tracimy czasu na rozkazy sprawdzające licznik i realizujące skok. Stąd pętle takie są bardziej efektywne, tylko użyteczna część pętli zajmuje czas wykonania.

10. Generator Wait State

Dla niektórych peryferiów cykl dostępu może być zbyt szybki aby zapewnić stabilną wymianę danych. Aby umożliwić CPU komunikację z wolniejszymi urządzeniami i wolniejszym dekodowaniem adresów, muszą występować "wait-staty" w cyklach zapisu i odczytu. "Wait-staty" prosto zwiększają długość cyklu zapisu i odczytu o pewną liczbę cykli zegara i spowalniają je wystarczająco aby dostęp do nich odbywał się bez zakłóceń. Długość i typ 'wait-statów' muszą być dopasowane do szybkości i zachowania każdego typu zewnętrznego peryferium. Można wykorzystać trzy typy wait-tate':

- programowy wait state
- urządzeniowy wait state
- wait-staty przy zmianie czytanej pamięci

11. Zbiór konfiguracyjny linkera

Plik niezbędny do prawidłowego zbudowania kodu i działania linkera. Definiuje on gdzie w pamięci programu są umieszczone fragmenty kodu, bloki pamięci, zawiera opcje linkera, nazwy plików wejściowych linkera. Opisuje przyporządkowanie plików wejściowych wyjściowym. Definiuje alokację pamięci. (*.cmd)

12. MMR - strona zerowa pamięci danych

Strona zerowa pamięci danych (MMR) włączamy .mmregs. Ma specjalne właściwości. Po pierwsze operacje na niej wykonują się szybciej, a po drugie, komórki mogą być wykorzystywane jako swoiste rejestry wspomagające mikroprocesora. Zawiera komórki o adresach 0x00-0xFF. Adresacja z użyciem nazwy rejestru MMR:

- * DP i SP są ignorowane dla adresacji MMR i nie zmieniane
- * Ignorowany jest również CL - nie zmieniany
- * Umożliwia dostęp do wszystkich zasobów na stronie 0 (MMRs i SPRAM)
- * Używa specyficznych memoników dla MMR

13. POLY

POLY - umożliwia liczenie wartości wielomianu w punkcie. MAC i T umożliwiają rozkaz. np: POLY *AR3+%

14. Ile cykli zajmuje program

9 cykli.

GRUPA B:

1. Dla notacji U2 zapisać -1.5 w formacie I3Q4

$$1.5 = 0 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 + 1 \cdot 2^{(-1)} + 0 \cdot 2^{(-2)} + 0 \cdot 2^{(-3)} + 0 \cdot 2^{(-4)} = 0011000_B$$

negujemy bity, czyli 1100111

następnie dodajemy 1

1100111

+ 1

1101000

2. Co to jest przerwanie i jak się je uruchamia

Przerwanie jest to mechanizm służący synchronizacji przebiegu programu z niezależnymi od programu zdarzeniami. Służą do tego sygnały informujące o wystąpieniu zdarzenia, procedury reagowania na zdarzenia oraz mechanizmy maskowania i szeregowania ważności tych zdarzeń – decydują, czy zgłoszenie zdarzenia ma zostać zauważone przez procesor, a w przypadku równoczesnego zgłoszenia rozstrzygają, które z nich obsłużyć najpierw.

Przerwanie może zostać uruchomione przez zdarzenie wewnętrzne, np. zmiany w zasobach wew. procesora (przepełnienie licznika, koniec transmisji danych, koniec przetwarzania wew. przetwornika A/C, itp.), bądź zewnętrzne, generowane przez sygnały doprowadzone do wejść przerwań zewnętrznych (INT0, INT1... INTn). Przerwanie może wystąpić w dowolnej fazie cyklu procesora niezależnie od programu, ale zawsze wymaga dokończenia właśnie realizowanego rozkazu przed przystąpieniem do oceny i obsługi przerwania. Pojawienie się niezamaskowanego przerwania prowadzi do wstrzymania aktualnie wykonywanego programu i wykonanie przez procesor ISR (kod obsługi przerwania)

3. Dla procesora C5402 podaj zawartość akumulatora po wykonaniu operacji MPY dla wartości (0.125x4)= przy reprezentacji samego wyniku w I1Q15

$$0.125 \cdot 4 = 0.5 = 0100\ 0000\ 0000\ 0000$$

4. Na czym polega adresacja danych na stosie za pomocą wskaźnika stosu SP, jak się ją realizuje, przykłady.

Wskaźnik stosu (SP) jest 16 bitowym rejestrem który jest używany do zarządzania stosem. Adres operandu jest uzyskiwany przez dodawanie 7 młodszych bitów kodu instrukcji do 16 bitów SP aby utworzyć kompletny 16 bitowy adres. Używając tej metody adresacji DSP może uzyskać dostęp do danych znajdujących się na każdym ze 128 kolejnych adresów zaczynając od adresu zawartego we wskaźniku stosu. Adresacja za pomocą wskaźnika stosu jest użyteczną do uzyskiwania dostępu do tymczasowych zmiennych i argumentów funkcji które zostały dynamicznie umieszczone na stosie.

ADD *SP(5),B

Stos jest realizacją rejestru LIFO (last In, first out), charakteryzuje się odwrotną kolejnością pobierania danych ze stosu do kolejności ich zapisywania na.

Wskaźnik stosu wskazuje zawsze ostatnią zajętą komórkę stosu

przykład:

1. CALL: PC → *--SP

aby odesłać stan PC na stos najpierw zmniejszamy stan rejestru SP, by wskazać wolną komórkę pamięci. Następnie możemy wysłać daną na wskazaną pozycję.

2. RET: *SP++ → PC

Odczytujemy zawartość szczytu stosu (TOS), który kierujemy do PC, następnie zwiększamy wskaźnik stosu.

5. Dla procesora C5402 podaj na czym polega operacja zaokrąglenia i do czego służy, jak się ją uaktywnia?

Polega na dodaniu wartości 8000h do akumulatora po wykonaniu operacji. W odbieranym wyniku z 16-to bitowej starszej części akumulatora można uwzględnić końcówkę wyniku zawartą w młodszej części.

6. Jakie polecenia i działania wymagają pracy operandami lokowanymi w DARAM?

DARAM (Double Access RAM) jest to pamięć zezwalająca na 2 dostępy w jednym cyklu procesora w każdym z bloków pamięci. Oznacza to, że zarówno CPU jak i peryferia mogą dokonywać odczytu i zapisu w tym samym cyklu. Część rozkazów może być efektywnie wykonywana tylko gdy ich operandy rozmieszczone są w DARAM (np. rozkazy z grupy MAC). Istotne jest ponadto, że pamięć DARAM z przestrzeni pamięci danych można przełączyć (uwidocznić) do przestrzeni pamięci programu. Służy do tego odpowiednie ustawienie bitu OVLY.

7. Na czym polega adresacja kołowa? Do czego jest przeznaczona, jakie ma ograniczenia? w jakim trybie adresacji występuje?

Adresacja kołowa (Post-mod-Kołowa, circular) - zapewnia skok na/przez początek/koniec bufora. (ja to rozumiem tak, że robi inkrementację/dekrementację „od tyłu” więc od najbardziej znaczącego bitu, co pozwala nam przemieszczać się skokowo)

Przykłady

*ARn+% - kołowo post inkrementacja o 1

*ARn-% - jw., tylko ze dekrementacją

*ARn+0% - kołowo post inkrementacja o zawartość AR0

*ARn-0% - analogicznie jw.

Przeznaczenie – obsługa buforów współczynników dla filtrów, transformat i transferu danych.

8. Dla procesora C5402 opisz krótko tryb adresacji bezpośredniej, jego własności, przeznaczenie i podaj przykłady rozkazów.

W adresowaniu bezpośrednim informacja o adresie odwołuje się bezpośrednio albo do nazwy rejestru, albo adresu liniowego (fizycznego) danej w pamięci.

Adresacja względem wskaźnika strony -DP albo wskaźnika stosu -SP (decyduje bit CPL)

W adresacji bezpośredniej rozkaz zawiera 7 młodszych bitów adresu w pamięci danych (dma). Adresacja użyteczna dla szybkiego dostępu. Np. LD @x, A

9. Zaproponuj jak w procesorze C5402 można rozpoznać przekroczenia obszaru wyznaczonego dla stosu?

W procesorze C5402 przekroczenie obszaru stosu nie jest sygnalizowane. Nie ma w procesorze systemu ochrony przed przepełnieniem, ani sygnalizacji na ten temat. W kwestii programisty leży zarezerwowanie odpowiednio dużego miejsca w pamięci.

10. Z jakiego punktu przestrzeni adresowej jest uruchamiany program po RESET sprzętowym, a z jakiego po RESET programowym i jak to jest zrobione w C5402?

Punkt startu programu po sprzętowym RESET - jest niezmienny dla danego procesora i dla rodziny C54xx wynosi 0xFF80. RESET programowy nie ustawia IPTR na 1FFh ! Programista może przełączyć procesor do odczytywania tablicy wektorów przerwań z innego miejsca w pamięci programu przez zmianę zawartości IPTR i wykonanie programowego RESET.

11.Co to jest proces Bootowania, jak przebiega i dlaczego jest używany w DSP np. w C5402?

Proces Bootowania to proces ładowania programu do wewnętrznej pamięci. W czasie tego procesu odczytywane są dane z zewnętrznej pamięci aby możliwe było wykonanie kodu programu. Dzięki temu nie jest konieczne ładowanie zbędnych bibliotek.

12.Co to są sekcje programu, co mogą zawierać, jakie są ich rodzaje i do czego służą w C5402?

Sekcje to fragmenty programu zawierające jednorodne obiekty; kod, stałe, zmienne lub układy we/wy. Sekcje są umieszczane przez linker we wskazanych obszarach pamięci zgodnie z zapisem zbioru konfiguracyjnego. Sekcje o tych samych nazwach łączone są we wspólne obszary ułatwiając organizację danych w pamięci.

13.Objaśnij co może ułatwić w DSP wykorzystanie rozkazu FIRS (grA:POLY,grC:LIMS,grD:FIR)

Specjalizowany rozkaz do przetwarzania sygnałów.

14.był schemat rozrysowanej kolejki:

grA: Ile miejsca w pamięci programu zajmie ten fragment programu? – uzasadnij

CALLD 2 słowa, STM 2 słowa, LD 1 słowo, STL 1 słowo, ADD 2 słowa, więc program zajmie łącznie 8 słów.

grB: Podaj numery komentarza rozkazów wykonywanych -uzasadnij

grC: Ile cykli upłynie do ukończenia rozkazu ADD?- uzasadnij

CALLD 4 cykle, STM 2 cykle, LD 1 cykl, STL 1 cykl, ADD 1 cykl, łącznie 9 cykli

Pytania z gr.C

1. Jak odczytujemy i zapisujemy informacja do i z portu we/wy? Odczyt i zapis

2. Liczenie -1,75 I3Q4

3. Liczenie MPY -0,625 x1

3. Flaga a maska

Maska jest bitem blokującym lub dopuszczającym obsługę przerwania a flaga jest bitem zgłoszenia rządania obsługi przerwania. Flaga jest ustawiana sprzętowo za sprawą wystąpienia zewnętrznego sygnału, choć może być również ustawiona programowo. Jednak kasowana jest WYŁĄCZNIE sprzętowo na początku obsługi przerwania i po RESET. Zaś maska może być ustawiana i kasowana programowo a dodatkowo ustawiana jest sprzętowo przy rozpoczynaniu obsługi przerwania i po RESET.

4. MMR

Strona zerowa pamięci danych (MMR) włączamy .mmregs. Ma specjalne właściwości. Po pierwsze operacje na niej wykonują się szybciej, a po drugie, komórki mogą być wykorzystywane jako swoiste rejestry wspomagające mikroprocesora. Zawiera komórki o adresach 0x00-0xFF. Adresacja z użyciem nazwy rejestru MMR:

* DP i SP są ignorowane dla adresacji MMR i nie zmieniane

* Ignorowany jest również CL - nie zmieniany

- * Umożliwia dostęp do wszystkich zasobów na stronie 0 (MMRs i SPRAM)
- * Używa specyficznych memoników dla MMR

5. Pętla programowa a pętla repetycji

Tryb repetycji polega na powtarzaniu rozkazu lub bloku rozkazów. W trybie tym dzięki sprzętowej obsłudze licznika pętli nie tracimy czasu na rozkazy sprawdzające licznik i realizujące skok. Stąd pętle takie są bardziej efektywne, tylko użyteczna część pętli zajmuje czas wykonania.

6. Adresacja natychmiastowa?

Adresacja natychmiastowa (immediate) - dana zawarta jest w segmencie kodu zaraz po kodzie instrukcji (dana należy do wczytywanej instrukcji). Nie trzeba obliczać adresu komórki pamięci, tylko działać na danej umieszczonej w kodzie instrukcji. Rozkazy w adresowaniu natychmiastowym nazywa się rozkazami z argumentem bezpośrednim. Operand bezpośrednio w kodzie rozkazu, użyteczna do inicjalizacji. Przykład: LD #10,A

7. HOLD

Stan zwieszenia (wstrzymania pracy procesora) pozwalający zewnętrznym urządzeniom na przejęcie kontroli nad magistralami. Stan aktywny na wyjściu procesora HLDA (hold acknowledge) sygnalizuje przejście w stan zawieszenia. Wstrzymanie pracy procesora może być wykonane dopiero po zakończeniu cyklu przesłania. Po zakończeniu transmisji sterownik DMA zwraca procesorowi kontrolę nad magistralami.

8. Coś o DSP

9. Adresacja z odwróceniem bitu?

Jest to sposób adresowania przeznaczony do przyspieszenia obliczeń programu transformat wykorzystujących $\sin()$ i $\cos()$ jako funkcje bazowe. BRA bazując na symetrii tych funkcji pozwala na przyspieszenie adresowania w buforach danych lub/i współczynników. Procesorowi należy przekazać informację o rozmiarze bufora zapisując ją lub liczbę z niej wynikającą do wskazanego rejestru.

10. LMS

11. Tabelka

GRUPA D

Grupa D:

1. Objasnij pojęcie priorytetu i sposoby jego stosowania.

Priorytet – szeregowanie ważności zdarzeń używane przez procedurę przerwań. Decydują one, czy zgłoszenie zdarzenia zostanie zauważone (obsłużone) przez procesor a w przypadku równoczesnego zgłoszenia dwóch zdarzeń rozstrzygają, które z nich należy obsłużyć najpierw.

4. Jakie polecenia wymagają pracy z DARAM.

DARAM (Double Access RAM) jest to pamięć zezwalająca na 2 dostępy w jednym cyklu procesora w każdym z bloków pamięci. Oznacza to, że zarówno CPU jak i peryferia mogą dokonywać odczytu i zapisu w tym samym cyklu. Część rozkazów może być efektywnie wykonywana tylko gdy ich operandy rozmieszczone są w DARAM (np. rozkazy z grupy MAC). Istotne jest ponadto, że pamięć DARAM z przestrzeni pamięci danych można

przełączyć (uwidocznić) do przestrzeni pamięci programu. Służy do tego odpowiednie ustawienie bitu OVLY.

5. Wymień podstawowe cykle występujące w działaniu procesora, czemu służą Skąd wynika ich długość?

6. Adresacja danych na stosie (SP)?

Wskaźnik stosu (SP) jest 16 bitowym rejestrem który jest używany do zarządzania stosem. Adres operandu jest uzyskiwany przez dodawanie 7 młodszych bitów kodu instrukcji do 16 bitów SP aby utworzyć kompletny 16 bitowy adres. Używając tej metody adresacji DSP może uzyskać dostęp do danych znajdujących się na każdym ze 128 kolejnych adresów zaczynając od adresu zawartego we wskaźniku stosu. Adresacja za pomocą wskaźnika stosu jest użyteczną do uzyskiwania dostępu do tymczasowych zmiennych i argumentów funkcji

7. Start programu Reset sprzętowy i reset programowy.

Punkt startu programu po sprzętowym RESET - jest niezmienny dla danego procesora i dla rodziny C54xx wynosi 0xFF80. RESET programowy nie ustawia IPTR na 1FFh ! Programista może przełączyć procesor do odczytywania tablicy wektorów przerwań z innego miejsca w pamięci programu przez zmianę zawartości IPTR i wykonanie programowego RESET.

8. Adresacja akumulatorowa.

Adresacja akumulatorowa-używa zawartości akumulatora jako adresu operandu w pamięci. Używana do adresowania pamięci programu jako danej. Polecenia READA x, WRITA x.

9. Rozpoznawanie przekroczenia zakresu w obliczeniach.

W procesorze C5402 przekroczenie obszaru stosu nie jest sygnalizowane. Nie ma w procesorze systemu ochrony przed przepełnieniem, ani sygnalizacji na ten temat. W kwestii programisty leży zarezerwowanie odpowiednio dużego miejsca w pamięci.

10. Adresacja kołowa (przeznaczenie, ograniczenia).

Adresacja kołowa (Post-mod-Kołowa, circular) - zapewnia skok na/przez początek/koniec bufora. (ja to rozumiem tak, że robi inkrementację/dekrementację „od tyłu” więc od najbardziej znaczącego bitu, co pozwala nam przemieszczać się skokowo)

Przykłady

*ARn+% - kołowo post inkrementacja o 1

*ARn-% - jw., tylko ze dekrementacja

*ARn+0% - kołowo post inkrementacja o zawartość AR0

*ARn-0% - analogicznie jw.

Przeznaczenie – obsługa buforów współczynników dla filtrów, transformat i transferu danych.

11. HALT.

Rozkaz HALT (stan zatrzymania) powoduje zatrzymanie cyklu rozkazowego mikroprocesora z zachowaniem stanu wszystkich rejestrów. Jest on użyteczny przy poszukiwaniu błędów i poprawianiu programu

12. Linker (skąd wie co z czym połączyć).

Sekcje są umieszczane przez linker we wskazanych obszarach pamięci zgodnie z zapisem zbioru konfiguracyjnego. Sekcje o tych samych nazwach łączone są we wspólne obszary ułatwiając organizację danych w pamięci. Plik konfiguracji linkera (*.cmd) - linker configuration/ script file - jest niezbędny do prawidłowego zbudowania kodu. Definiuje on gdzie w pamięci programu są umieszczone fragmenty kodu, bloki pamięci (memory blocks), zawiera opcje linkera, nazwy plików wejściowych linkera itp. Opisuje przyporządkowanie plików wejściowych wyjściowym. Plik ten definiuje także alokację pamięci.

13. Rozkaz FIR w DSP.

FIR - Filtr o skończonej odpowiedzi impulsowej - (ang. *Finite Impulse Response filter* - FIR filter). Reakcja na wyjściu tego układu na pobudzenie o skończonej długości jest również skończona (przez długość pobudzenia i odpowiedzi rozumiemy tu długość odcinka czasu, dla którego próbki sygnału przyjmują wartości niezerowe). Aby warunek ten był spełniony, w filtrach tego typu nie występuje pętla sprzężenia zwrotnego

14. Ile cykli upłynie (uzasadnij)

Zylion ☺